

文章编号:1007-5321(2020)06-0036-06

DOI:10.13190/j.jbupt.2020-182

基于 SiGe 工艺的 28 GHz 变压器匹配差分 Cascode 功率放大器

张尧祯, 刘 昱

(1. 中国科学院微电子研究所, 北京 100029; 2. 中国科学院大学, 北京 100049)

摘要: 针对第 6 代移动通信系统(6G)设计了一款基于锗硅(SiGe)工艺的 28 GHz 高功率、高效率毫米波功率放大器。利用高性能异质结双极晶体管形成差分共射-共基极(Cascode)放大器结构,Cascode 结构中的共基极管基极的低阻抗可显著提高耐压能力,能够在很大程度上增大输出电压的摆幅,得到更高的输出功率。利用变压器实现了阻抗匹配,相比普通的 LC 匹配网络有更小的插入损耗和更宽的带宽,适合应用在毫米波频段。从仿真结果可知,功率放大器输出 1 dB 压缩点为 18.6 dBm,功率附加效率为 28.9%,功率增益为 17.3 dB。将功率放大器应用于 6G 的仿真实验中,构建出了 89 路的基站天线驱动系统,达到了 1.34 Tbit/s 的下行传输速率。

关键词: 功率放大器; 变压器匹配; 第 6 代移动通信系统

中图分类号: TN433

文献标志码: A

A 28 GHz Transformer Matched Differential Cascode Power Amplifier Based on SiGe Technology

ZHANG Yao-zhen, LIU Yu

(1. Institute of Microelectronics of the Chinese Academy of Sciences, Beijing 100029, China;

2. University of Chinese Academy of Sciences, Beijing 100049, China)

Abstract: A 28 GHz high power, high efficiency, millimeter wave power amplifier based on SiGe technology is proposed for the sixth generation of mobile communications system (6G) communication system. The high-performance heterojunction bipolar transistor is used to form a differential Cascode amplifier structure. The low impedance of the base of the common base transistor significantly improves the breakdown voltage, which can greatly increase the output voltage swing, so that the output power. Compared with the traditional LC matching network, transformer has less insertion loss and wider bandwidth. The simulation results show that the output 1 dB compression point is 18.6 dBm, the power added efficiency is 28.9%, and the power gain is 17.3 dB. By applying the proposed amplifier in a 6G communication downlink system simulation, the system can provide a high data rate of 1.34 Tbit/s with 89 antenna driven branch.

Key words: power amplifiers; transformer matching; the sixth generation of mobile communications system

收稿日期: 2020-09-28

基金项目: 科技部重点研发计划项目(2019YFB2204500)

作者简介: 张尧祯(1992—), 男, 硕士生。

通信作者: 刘 昱(1975—), 男, 研究员, 博士生导师, E-mail: liuyu5@ime.ac.cn.

从 2019 年底开始,商用第 5 代移动通信系统(5G, the fifth generation of mobile communications system)逐渐在大部分国家铺开建设,5G 利用大规模多输入多输出(massive MIMO, massive multiple input multiple output)技术的高功率、窄波束优势,在 6 GHz 以下的频段提供了高达 10 Gbit/s 的用户传输容量. 未来第 6 代移动通信系统(6G, the sixth generation of mobile communications system)将继续发展 massive MIMO 技术,在毫米波频段使用更多的天线和更大的发射功率提供 100 Gbit/s ~ 1 T bit/s 的用户传输容量服务. 在模块性能方面,6G 研发的挑战之一就是高增益功率放大器,功率放大器作为基站 MIMO 天线驱动链路中最重要的部分,直接影响发射信号的信噪比. 因此,如何设计一款适用于毫米波段的高输出功率、高效率、高增益、大带宽的功率放大器成为研究的热点.

基于 0.13 μm SiGe BiCMOS 工艺,笔者提出了一种变压器匹配的单级差分 Cascode 结构,设计了一款工作在 28 GHz 的高功率、高增益、高效率、大带宽功率放大器,并将放大器并入 6G 通信模拟光载微波下行链路系统进行性能仿真,最后给出仿真结果和分析.

1 SiGe BiCMOS 工艺

传统上,为了提升放大器的输出功率,研究人员倾向于采用化合物半导体工艺来实现功率放大器,如砷化镓(GaAs)工艺. 因为化合物半导体具有更高的击穿电压和更高的衬底电阻率,致使输出功率和效率会更高. 然而化合物半导体工艺不仅成本昂贵,而且难以集成,限制了化合物半导体工艺的应用^[1-3],特别是在 6G 的基站中,一组 MIMO 天线由上千根天线组成,其驱动电路需要集成大量的功率放大器. CMOS 工艺虽然有较低的成本和高的集成度,但由于其特性逊于化合物半导体工艺,CMOS 工艺并非功率放大器的最佳选择. 尽管 CMOS 工艺可以提供较高的晶体管特征频率,然而在耐压能力和无源器件损耗上的性能较差,特别是随着工艺尺寸的缩小,CMOS 工艺较低的击穿电压和较大的膝电压(knee voltage)都限制了功率放大器的输出功率. 作为一种折中选择,SiGe BiCMOS 工艺脱颖而出,它兼具化合物工艺和 CMOS 工艺的优势,成本适中,性能良好,是实现全集成毫米波射频前端的最佳选择之一^[4-5].

晶体管的特征频率是表征其高频特性的重要参

数,特征频率越高,则其高频工作的性能越好. 笔者使用的 SiGe BiCMOS 工艺提供的高性能异质结双极晶体管(HBT, heterojunction bipolar transistor)相比 CMOS 场效应管具有更高的特征频率. SiGe BiCMOS 工艺中采用了深沟槽隔离(deep trench)技术,降低了晶体管的寄生电容,提高了隔离度,从而进一步提高了晶体管的特征频率^[6]. 本设计所采用的高性能 SiGe HBT 的峰值特征频率可达到 210 GHz.

除了特征频率,晶体管的击穿电压也十分重要,因为击穿电压直接限制功率放大器的输出功率. 晶体管的击穿电压和特征频率往往是矛盾的,它们同时受到工艺的限制. 当 HBT 集电极的掺杂浓度提高时,器件的特征频率上升,而击穿电压下降;如果降低集电极的掺杂浓度,器件的击穿电压增加而特征频率下降^[7]. 在本设计中,晶体管的 BV_{ceo} 为 1.8 V, BV_{cbo} 为 6 V. BV_{ceo} 代表基极开路时集电极和发射极之间的击穿电压. 同理, BV_{cbo} 代表发射极开路时基极和集电极之间的击穿电压. 在工作中,当 HBT 的基极被高阻抗电流源驱动时,雪崩效应产生的空穴无法从基极流出,此时,集电极发射极之间的击穿电压为 BV_{ceo} . 然而,当基极接低阻抗时,集电极和发射极之间的击穿电压将会大于 BV_{ceo} . 实际上集电极和发射极之间的击穿电压受到基极阻抗和集电极电流密度的影响,当集电极电流密度较小,或者基极阻抗减小时,管子的击穿电压可以增大,会超过 BV_{ceo} ,最大上限为 BV_{cbo} . 利用这一特点,设计的 Cascode 功率放大器具有差分形式,并且共栅管的基极阻抗近似为 0,使得放大器拥有较大的电压摆幅,从而输出更高的功率.

在高频的功率放大器芯片设计中,一般情况下晶体管的发射极需要通过键合线(bond wire)接地,而键合线的寄生电感约为 1 nH/mm,在毫米波领域的数值较大,等价于在晶体管发射极串联了一个电感,严重降低了晶体管在高频工作下的增益,甚至引起放大器的不稳定,使本就不足的晶体管高频增益进一步恶化. 为了解决高频下晶体管接地的难题,采用了工艺中提供的硅穿孔技术(TSV, through silicon via). TSV 能够提供一个到达晶圆背部的低阻抗通路,从而通过晶圆背部金属接地,不需要利用键合线接地,避免了功率放大器因接地不良而造成的性能退化^[8].

设计采用 0.13 μm SiGe BiCMOS 工艺,共有 7 层金属,最顶层的金属厚度为 4 μm 的铝(Al),比传

统的 CMOS 工艺对应的金属层更厚,有助于降低无源器件的寄生电阻带来的损耗. 工艺中典型的电感品质因数为 18,非常适合于射频应用.

2 设计方案

2.1 整体设计

图 1 所示为变压器匹配的差分 Cascode 功率放大器,中间是有源部分,前后分别采用变压器实现阻抗匹配和单端差分转换.

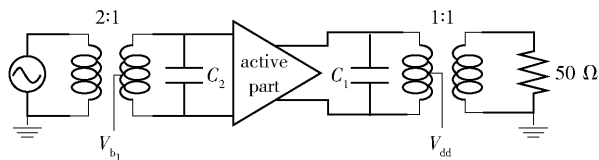


图 1 变压器匹配的差分 Cascode 功率放大器

有源部分使用工艺中提供的高性能 HBT 晶体管,组成差分 Cascode 结构,Cascode 结构相比单管具有更大的电压摆幅,而差分放大电路结构能够进一步增大电压摆幅,提高输出功率.

变压器在射频毫米波电路中的应用十分广泛,主要用于阻抗匹配、单端差分转换和隔直流通交流. 阻抗匹配和插入损耗是变压器最重要的 2 个指标,同时满足阻抗匹配条件和低插入损耗是变压器的设计挑战. 在本设计中,输出变压器的匝数比为 1:1,输入变压器的匝数比为 2:1,电容 C_1 和 C_2 用于阻抗调谐,配合变压器实现阻抗匹配. 输出变压器和电容 C_1 把 50 Ω 的负载变换到最优负载阻抗,而输入变压器和电容 C_2 则实现与晶体管输入阻抗的共轭匹配.

2.2 有源部分设计

差分 Cascode 结构如图 2 所示,Cascode 结构相比单管有更高的输出电压摆幅,能够提供更大的输出功率,并且差分结构还能够消除二次谐波,提高功率放大器的效率.

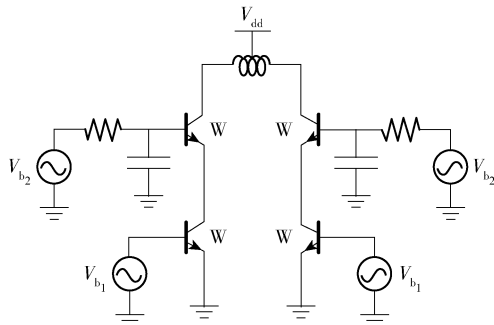


图 2 差分 Cascode 结构

首先,Cascode 结构的电流密度主要取决于共射管,因此,特征频率也就主要由共射管的基极电位决定. 图 3 显示了共射管特征频率与基极电位的关系,可见,当 $V_{be} = 0.86$ V 时,晶体管的特征频率最高. 因此,取共射管的基极偏置电压 $V_{b1} = 0.84$ V,此时晶体管的特征频率为 160 GHz. 这样既保证了放大器的高频特性和线性度,也不会因为偏置过高导致效率下降.

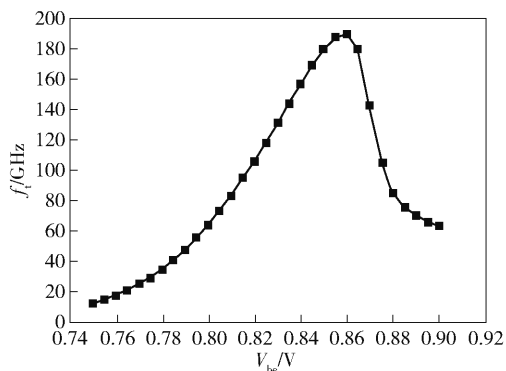


图 3 共源管特征频率与基极电位的关系

在线性度方面,28 GHz 的通信场景中的线性度是放大器的一个重要指标. 在 Cascode 结构中,电路的输出阻抗比共射管的输出阻抗大,又因为通常共基管确定的交流输入电压摆幅度小于共射管,所以,共基管是通常限制放大器线性度的主要原因,通过选取合理的偏置电压可以提高放大器的线性度. 共基管的基极偏置电压 V_{b2} 主要影响 Cascode 结构的膝电压 V_{knee} ,通过仿真得到

$$V_{knee} = V_{b2} - 0.7 \quad (1)$$

V_{b2} 既不能过大也不能过小,过大则会提高 V_{knee} ,降低 Cascode 结构的输出电压摆幅;如果 V_{b2} 太小,则会影响共射管的工作状态,降低特征频率. 经过一系列迭代仿真后最终求得最佳电压值 $V_{b2} = 1.7$ V.

在 Cascode 结构中,共基管的耐压能力最为重要,由于共基管的基极电位恒定不变,共基管的基极阻抗近似为 0,则集电极电位 V_c 理论上的最大摆幅为

$$V_{c,max} = V_{b2} + V_{cbo} = 7.7 \quad (2)$$

又有

$$V_{knee} = V_{b2} - 0.7 = 1 \quad (3)$$

因此,输出电压的最大摆幅为

$$V_{o,max} = \frac{V_{c,max} - V_{knee}}{2} = 3.35 \quad (4)$$

出于可靠性的考虑,实际设计的输出电压摆幅小于

所容许的最大摆幅. 假定设计的输出电压摆幅 $V_o = 2.5 \text{ V}$, 则最终取电源电压 V_{dd} 为

$$V_{dd} = V_o - V_{knee} = 3.5 \quad (5)$$

在保证电路可靠工作的前提下, 尽可能高地提高电压摆幅.

晶体管的尺寸可显著地影响功率放大器的输出功率, 在电压摆幅一定的情况下, 电流摆幅越大, 输出功率越高. 但是增大晶体管的尺寸会显著地提高功率放大器的阻抗变换比, 为后续的阻抗匹配增加难度, 同时还降低了功率放大器的带宽和效率. 最终取晶体管的尺寸为 $16 \mu\text{m} \times 0.12 \mu\text{m} \times 2$. 共基管的偏置电阻 $R_2 = 100 \Omega$, 为共基管提供直流偏置, 并阻止射频信号进入电源. 共基管基极的偏置电容取 2 pF , 对射频交流信号实现短路.

2.3 变压器设计

衡量变压器的性能指标包括耦合系数、品质因数和自谐振频率, 其中自谐振频率至少是工作频率的 $2 \sim 3$ 倍, 耦合系数和品质因数尽可能地大, 以减小变压器的损耗. 由于功率放大器的输入功率较小, 输入变压器的损耗仅仅影响功率放大器的功率增益, 而对整体效率并无太大影响. 然而如果输出变压器的损耗较大, 则直接影响整体的效率. 若输出变压器的损耗为 3 dB , 则输出功率和效率直接下降 50% . 一般而言, 输出变压器的损耗不得高于 1 dB . 这里采用的电磁仿真软件为 Peakview, 嵌入在 Cadence 软件平台中.

输出变压器的版图如图 4 所示. 左侧为初级线圈, 端口 n_1 和 n_2 与有源电路部分的输出相接, 中心参考点 (Ctap) 提供直流电源电压 V_{dd} . 右侧为次级线圈, 端口 n_3 和 n_4 一端接输出, 另一端接地, 完成差分到单端的转换. 为了提高耦合系数, 原边线圈和副边线圈的间距采用设计规则所允许的最小间距 $2.8 \mu\text{m}$. 这种初级线圈和次级线圈均采用顶层金属

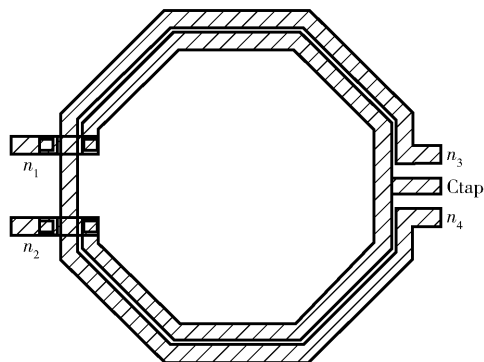


图4 输出变压器版图

的同层变压器结构, 寄生电容小, 自谐振频率高, 不会因为使用了非顶层金属引起额外的电阻损耗. 经过一系列迭代的电磁仿真和电路仿真, 当输出变压器的半径取 $100 \mu\text{m}$ 、线宽取 $9 \mu\text{m}$, 输出调谐电容 $C_1 = 58 \text{ fF}$ 时, 功率放大器的性能最好. 输出变压器连同调谐电容在工作频率的损耗为 0.987 dB , 大约为 1 dB , 即功率损耗 20% .

功率放大器输入端需要做共轭匹配, 减小输入端口的反射系数, 尽可能将信号源功率输入功率放大器内部. 设计输入变压器的方法与输出变压器相同, 仿真得到晶体管基极的输入阻抗 $Z_{in} = 6.8 - j23.7 \Omega$. 由于阻抗变换比较大, 所以输入变压器的匝数比为 $2:1$, 匝数比较大的线圈作功率放大器的输入, 匝数比较小的线圈与 HBT 基极相连, 中心参考点提供基极偏置 V_{b1} . 设计输入变压器时, 主要考虑阻抗匹配, 其内部损耗是次要因素, 出于稳定性的考虑, 有意识地增大一些输入变压器的损耗. 经过一系列迭代的电磁仿真和电路仿真, 确定输入变压器的半径 $R = 80 \mu\text{m}$ 、线宽 $W = 5 \mu\text{m}$, 输入调谐电容 $C_2 = 50 \text{ fF}$ 时, 功率放大器输入端口回波损耗最好, 输入变压器在 28 GHz 的内部损耗为 1.53 dB .

3 性能仿真

功率放大器的整体版图如图 5 所示, 总面积为 0.75 mm^2 , 与功率合成方法相比, 差分 Cascode 结构占有更小的面积. 版图完成后, 把无源器件和射频走线做电磁仿真, 剩余部分提取寄生参数, 联合进行后仿真, 仿真结果如图 6 和图 7 所示. 图 6 所示为功率放大器的输入、输出特性曲线, 图 7 所示为功率放大器的稳定性和 S 参数. 功率放大器接通电源后, 电路的静态电流为 19.8 mA . 输入频率为 28 GHz 的正弦信号后, 功率增益为 17.3 dB , 输出 1 dB 压缩点功率为 18.6 dBm , 对应的功率附加效率为 28.9% . 功率放大器在 1 dB 增益压缩点之下的放大线性度很高, 非常适合用于通信场景的信号放大. 稳定性因子 K 在全频带范围大于 2 , 满足无条件稳定. 输入回波损耗 (S_{11}) 在 28 GHz 处, 小于 -10 dB , S_{21} 在 28 GHz 处为 17 dB , 与功率增益相吻合. 瞬态仿真结果显示, 功率放大器工作在 1 dB 压缩点附近时, 输出电压波形稳定, 没有包络, 电压摆幅约为 2.42 V . 因为在电路后仿真时加入了无源器件的电磁仿真和有源部分的寄生参数提取, 加之高性能 SiGe HBT 的模型涵盖毫米波范围, 仿真数据很准确.

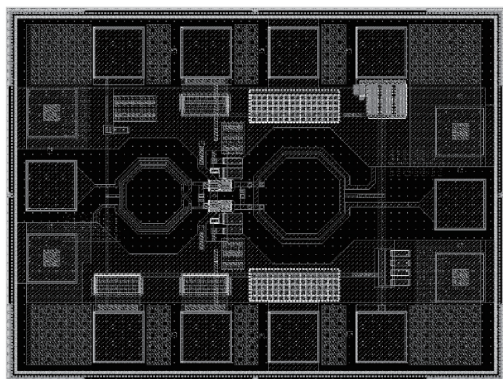


图 5 功率放大器整体版图

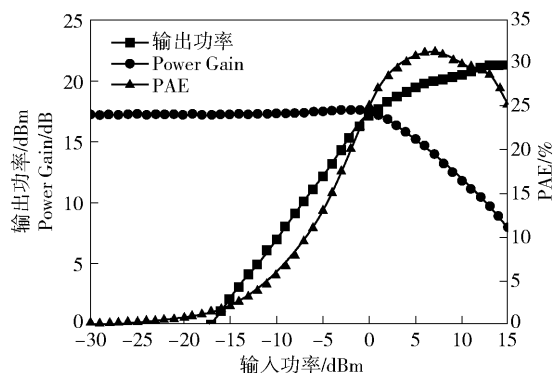


图 6 功率放大器的输出功率、增益和效率

由图 7 可见,放大器的 3 dB 功率增益带宽高达 13.5 GHz,它主要受到 MOS 管寄生电容的影响,这是毫米波频段特有的特性。MOS 管的寄生电容不仅与互连线之间的寄生电容有关,还与 MOS 管的工作状态直接相关,因此,MOS 管的功率增益带宽特性通常要结合具体应用场景的电路总寄生电容进行考量。

基于 6G 下行链路模拟光载微波 (analog RoF,

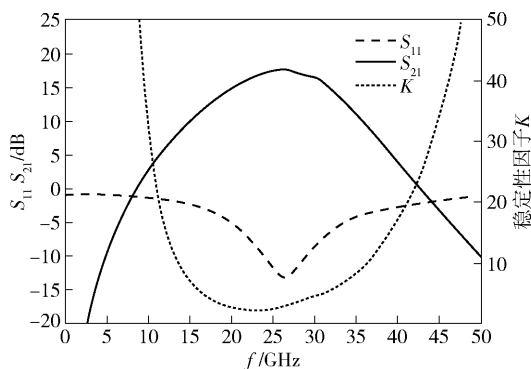


图 7 功率放大器的稳定性和 S 参数

analog radio over fiber) 架构^[9],搭建性能仿真的结构如图 8 所示。中心站把来自业务网的信号调制到光域,调制格式为 1 024 正交幅度调制—正交频分复用 (QAM-OFDM, quadrature amplitude modulation-orthogonal frequency division multiplexing),其光域中谱效率为 $10 \text{ bit} \cdot \text{Hz}^{-1} \cdot \text{s}^{-1}$ 。中心站还需要加载信号对应的光载波并操作光载波相位,以完成 massive MIMO 技术所需的相控功能。在连接中心站与基站的下行光链路里包含 89 对光信号——光载波组合,每组间隔 56 GHz,覆盖光纤传输 C 波段需要 89 组。在基站端,将光信号用掺铒光纤放大器 (EDFA, erbium doped fiber amplifier) 放大后由波分解复用设备将信号分为对应的 89 个天线驱动支路。商用 EDFA 的常见最大输出功率值为 23 dBm。波分复用后每个天线驱动支路的光信号为 3.5 dBm。假设光电探测器的量子效率为 20%,经仿真可得,最优载波——信号功率比为 1:1。此时光电探测器的输出射频功率为 -13.49 dBm,信号峰值——均值功率比为 2,仿真计算可得信号电压峰峰值为 0.268 V。由于探测器的输出功率小于笔者提出的差分 Cascode

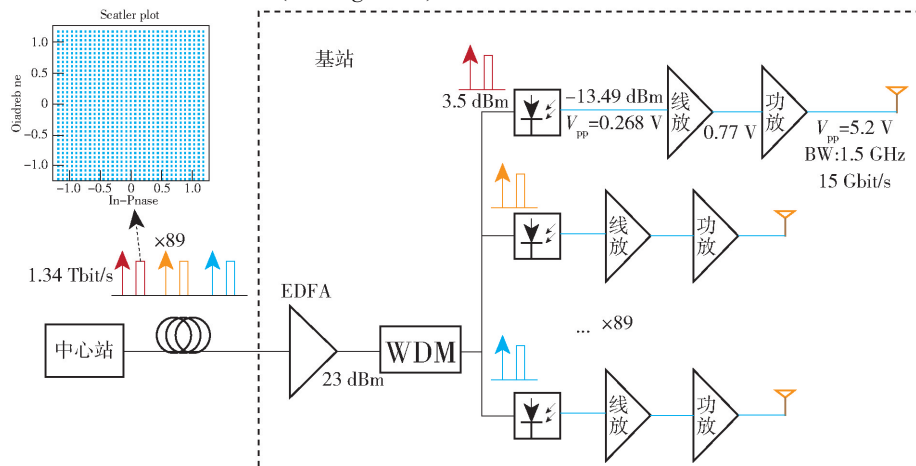


图 8 6G 系统模拟光载微波下行链路架构

功率放大器的最大输入功率,需要使用线性放大器完成功率匹配. 线性放大器放大倍率为 9.18 dB,采用低噪声的线性放大器能够降低噪声对信号质量的影响. 差分 Cascode 功率放大器输出信号在天线前的电压峰峰值约为 4.84 V. 若信号带宽为 1.5 GHz,则单路天线可以提供 15 Gbit/s ($1.5 \text{ GHz} \times 10 \text{ bit} \cdot \text{Hz}^{-1} \cdot \text{s}^{-1}$) 的信息速率,下行链路的总速率为 1.34 Tbit/s. 所设计的放大器具有较平坦的放大带宽,继续提升信号带宽能够线性提升链路的总速率.

通信场景中,功率放大器的非线性会引起互调失真,主要表现为交调谐波. 28 GHz 频点的通信场景中谐波失真与信号本身处于不同频点,可以通过滤波器消除,因此,影响通信信号性能的主要是交调失真,而交调失真中主要的失真分量是三阶交调失真. 通常信号放大工作在线性区域,通信信号也并不一定一直输出最大功率,信号瞬时功率往往承担承载信息的作用. 对于 QAM-OFDM 信号,当所有子载波的同相分量和正交分量同时出现大幅值信息时,信号功率较大,接近其峰值,但在统计学上发生此情况的概率较低,因此,通信场景受放大器非线性效应本身的影响较小. 并且,对于大瞬时功率的情况,通信系统也常常通过简单易实现的信号预失真补偿技术进行非线性的有效补偿.

4 结束语

面向 6G 无线通信技术,设计了一款基于 $0.13 \mu\text{m}$ SiGe BiCMOS 工艺的大功率、高效率、高增益、大带宽毫米波功率放大器. 值得注意的是,单个功放最终版图的总面积仅为 0.75 mm^2 . 从仿真结果可以看出,如果 6G 需要提供 1 Tbit/s 的下行速率,基站端至少需要 67 条天线驱动支路,也就是需要至少集成 67 个功率放大器. 因此,功放的集成面积是 6G 系统应用的重要参数. 电路仿真中,放大器在 28 GHz 频点的输出为 1 dB,压缩点为 18.6 dBm,功率附加效率为 28.9%,功率增益为 17.3 dB,整体上具有较好的性能. 将所提放大器应用于 6G 的下行链路结构,仿真结果显示,所提的功率放大器方案在输出功率、功率效率和增益等关键指标上对于 6G

massive MIMO 技术没有需求指标短板. 在链路光信号覆盖 C 波段的场景下,基于所提功率放大器的系统能够提供单路 15 Gbit/s,链路总速率为 1.34 Tbit/s 的总容量. 本研究的技术重点在于,共基管基极的低阻抗使 Cascode 结构的耐压能力显著提高,能够在很大程度上增大输出电压摆幅,得到更高的输出功率. 利用变压器实现阻抗匹配,相比普通的 LC 匹配网络有更小的插入损耗和更宽的带宽,更适合应用在毫米波频段.

参考文献:

- [1] Micovic M, Brown D, Regan D, et al. High frequency GaN HEMTs for RF MMIC applications[C]//2016 IEEE International Electron Devices Meeting (IEDM). San Francisco: IEEE Press, 2016: 1-3.
- [2] 彭尧, 何进, 王冲, 等. 一种 24 GHz CMOS 功率放大器设计[J]. 太赫兹科学与电子信息学报, 2019, 17(4): 716-720.
Peng Yao, He Jin, Wang Chong, et al. Design of a 24 GHz CMOS power amplifier[J]. Journal of Terahertz Science and Electronic Information Technology, 2019, 17(4): 716-720.
- [3] 张旭. 基于硅基工艺的毫米波功率放大器的研究与设计[D]. 成都: 电子科技大学, 2020.
- [4] Sarkar A, Aryanfar F, Floyd B A. A 28-GHz SiGe BiCMOS PA with 32% efficiency and 23-dBm output power[J]. IEEE Journal of Solid-State Circuits, 2017, 52(6): 1680-1686.
- [5] 倪旻钦. BiCMOS 高效率功率放大器研究[D]. 成都: 电子科技大学, 2020.
- [6] 史一凡. EBL 结构 SiGe HBT 工艺分析及扭结效应研究[D]. 西安: 西安理工大学, 2020.
- [7] 陈繁. 基于标准 $0.35 \mu\text{m}$ 工艺的 SiGe: C HBT 器件结构及应用研究[D]. 重庆: 重庆邮电大学, 2017.
- [8] 颜俊. 三维射频集成低损耗 TSV 转接板工艺及应用基础研究[D]. 厦门: 厦门大学, 2018.
- [9] Zhu M, Zhang L, Chang G. Radio-over-fiber access architecture for integrated broadband wireless services[J]. Journal of Lightwave Technology, 2013, 31(23): 3614-3620.